Région RhôneAlpes

Cluster de recherche ISLE Rhône-Alpes

Vers une architecture NoC pour l'application d'imagerie multi spectrale

Doctorante: Junyan TAN
Directeur: Frédéric ROUSSEAU (TIMA Grenoble)
Co-directrice: Virginie FRESSE (LaHC Saint Etienne)

Allocation de recherche Région Rhône Alpes

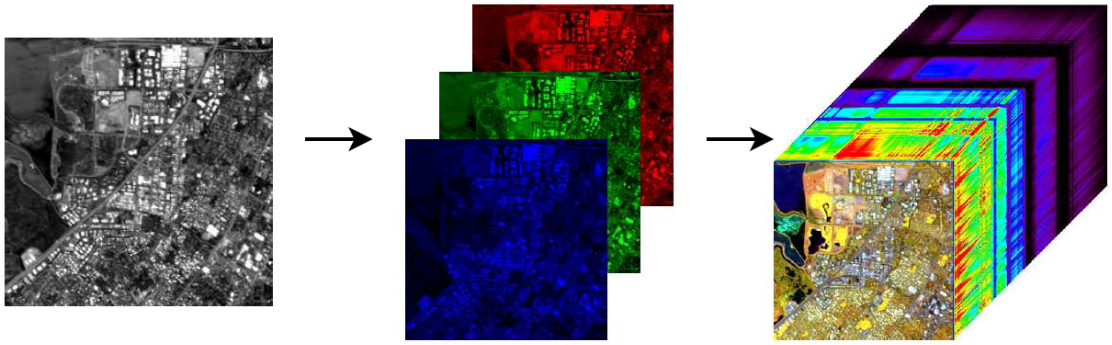
1. Imagerie multi spectrale : application à l'authentification

1.1 Images monochromes, couleurs, multi spectrales

- Imagerie monochrome (ou niveau de gris) : une seule bande spectrale.

- Imagerie couleur : trois images spectrales rouge, verte et bleu qui constituent les trois composantes de l'image couleur.

- Imagerie multi spectrale : multi-composantes, plusieurs images spectrales chacune correspondant à une bande spectrale.

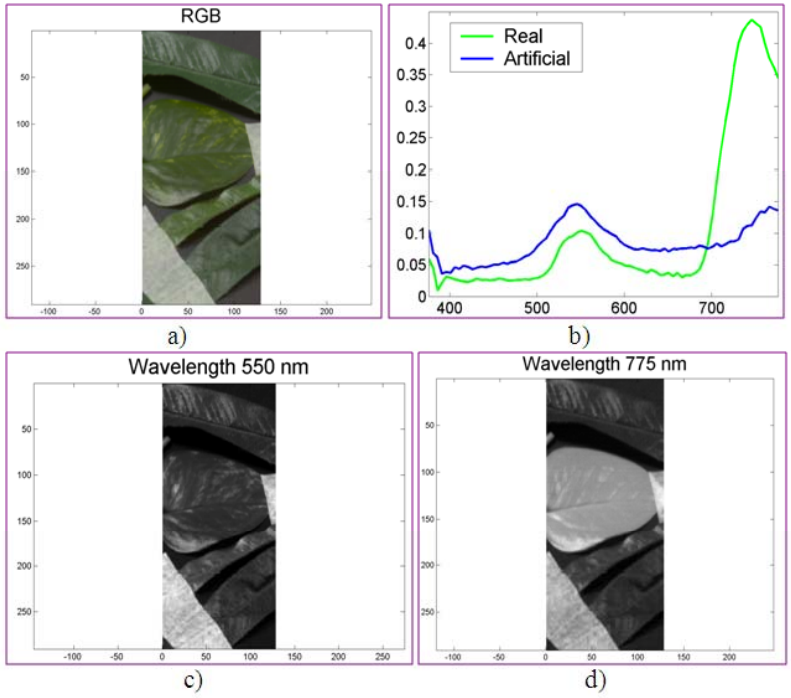


Du monochrome au multi spectral

1. Imagerie multi spectrale : application à l'authentification

1.2 Pourquoi l'imagerie multi spectrale

- Permet une définition plus précise de la lumière acquise et un accès à des caractéristiques non visibles à l'œil nu.
- L'ajout de bandes spectrales permet donc **d'augmenter le pouvoir discriminant** des données acquises.



Discrimination de feuilles : image couleur des deux feuilles(a), spectre moyen de chaque feuille (b), images spectrales à 550nm (c), à 775nm (d).

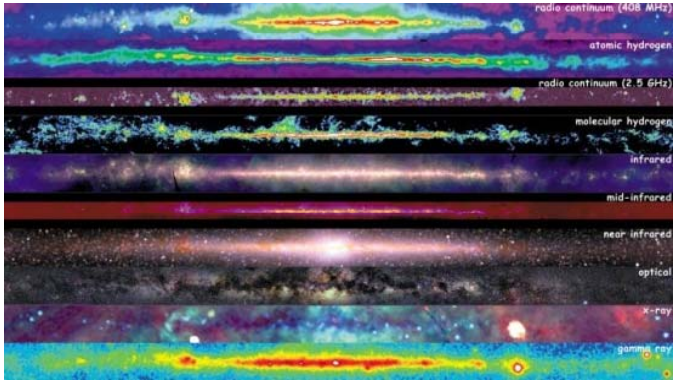
1. Imagerie multi spectrale : application à l'authentification

1.3 Applications d'imagerie multi spectrale

Applications d'imagerie multi spectrale dans différents domaines :

- Reconnaissance et authentification (œuvres d'art, aérienne, timbre poste...)
- Détection (mines, défauts dans les matériaux aéronautiques...)
- Imagerie satellitaire (mesures des flux de chaleur, observation des types de la terre, de l'espace...)
- Biologie et médical (végétale, cellulaire, immunohistochimie, cancérologie...)
- ...

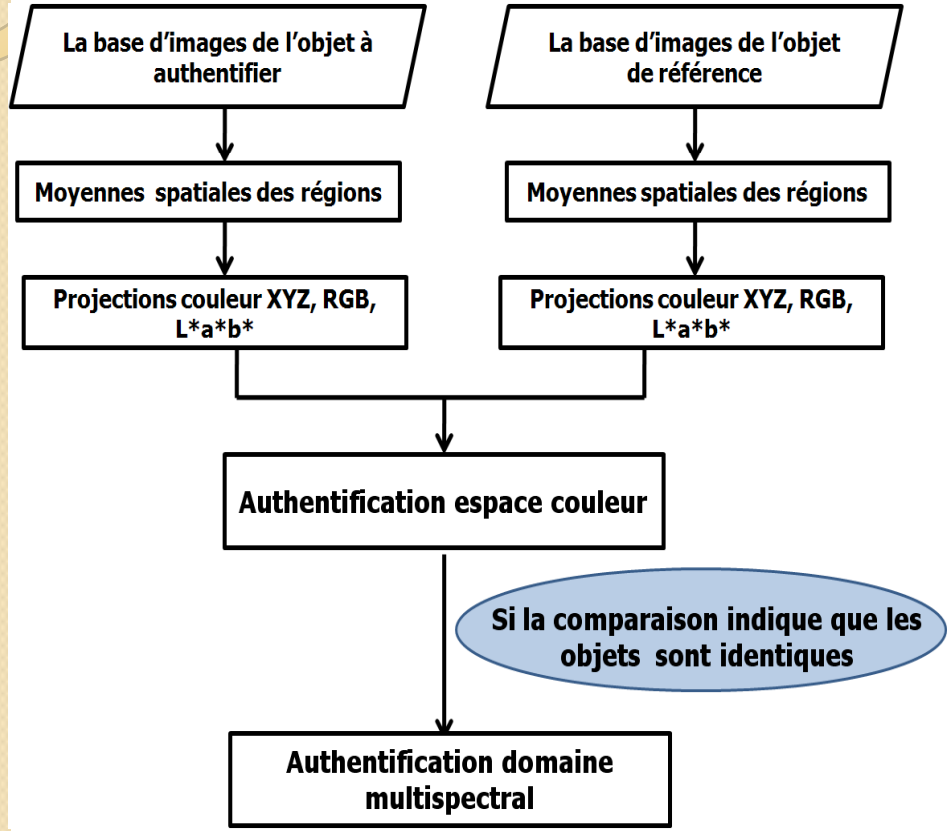
Images spectrales avec 13 longueurs d'ondes pour l' authentification de Mona Lisa



Images reconstruites de la Voie Lactée en différentes bandes spectrales.

1. Imagerie Multi spectrale : application à l'authentification

1.4 Authentification d'œuvres d'art



2. Positionnement du problème

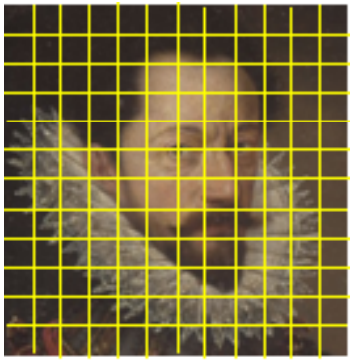
Difficultés :

• Complexité des calculs

• Quantité de données élevée pour calcul et mémorisation

L'image est un ensemble de milliers de fenêtres.

L'image est acquise en milliers de longueurs d'onde par la caméra multi-spectrale.



• Algorithme dynamique

Différents algorithmes { GFC, RMS, WRMS, Mv, … } exécutés en fonction de la forme des spectres

• Contraintes de temps fortement variables en fonction de l'expérimentation.

Spécifications des caméras multi-spectrales

Marque	Référence	Nb de CCD	Longueur d'onde(nm)	Vitesse d'acquisition	Taille de donnée
FluxData	FD-1665	3	400-1000	15 fps	8, 16, 24 bit
Quest innovations	Condor-1000 MS-5	5	400-1000	150 fps	8 ou 10 bits/pixel

Sommaire

1. **Algorithme imagerie multi spectrale**
   - 1.1 Images monochromes, couleurs, multi spectrales
   - 1.2 Pourquoi l'imagerie multi-spectrale
   - 1.3 Applications d'imagerie multi spectrale
   - 1.4 Authentification d'œuvres d'art
2. **Positionnement du problème**
3. **Implantation d'algorithmes sur CPU et GPU**
   - 3.1 Implantation sur CPU
   - 3.2 Implantation sur GPU
   - 3.3 Conclusion
4. **Vers une architecture autour d'un NoC (Network On Chip)**
   - 4.1 Architecture de NoC
   - 4.2 NoCs sur FPGA actuels
   - 4.3 NoC HERMES
5. **Implantation de NoC sur multi FPGA**
   - 5.1 Spécifications d'implantation multi FPGA
   - 5.2 Méthode d'implantation
   - 5.3 Implantation NoC Hermes sur multi FPGA
6. **Conclusion et perspectives**

3. Implantation d'algorithmes sur CPU et GPU

Les spécifications choisies pour notre application de reconnaissance et d'authentification d'œuvres d'art :
Nombre de régions par longueur d'onde = 2 000
Nombre de longueurs d'onde = 992
Taille de la fenêtre (pour calculer la moyenne) = 64x64 pixels
Taille de pixel = 16 bits

3.1 Implantation sur CPU

Les spécifications du CPU utilisé sont les suivantes :
AMD Athlon64x2 Dual Core Processeur 4800+ 2,5GHz, 2,00G de RAM

	Total	Moyenne (64x64)	Accès aux fichiers (lecture et écriture)	Distance multi spectrale
Temps d'exécution (sec)	5.654	0.234	5.42	0.05

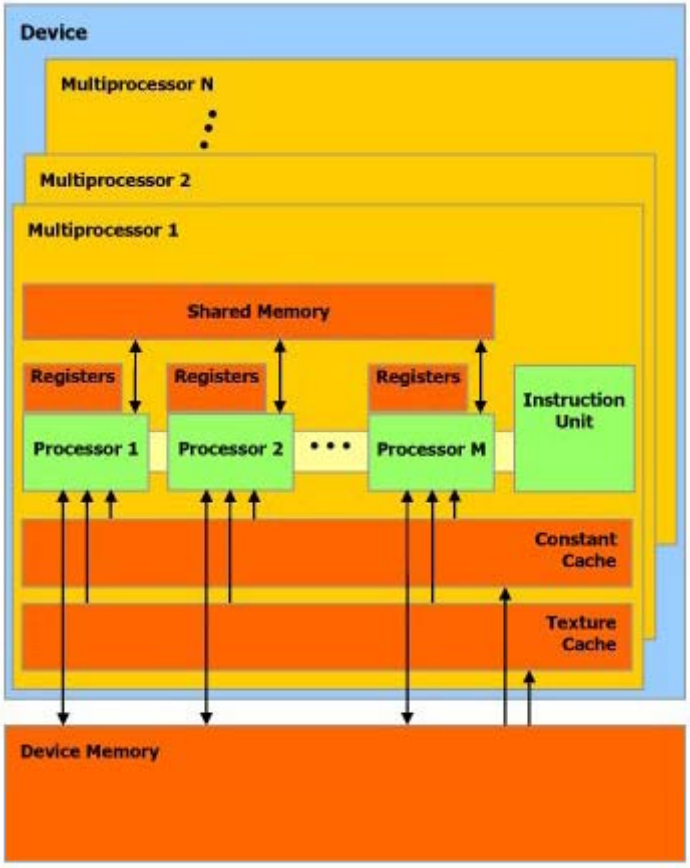
Temps d'exécution sur un processeur (pour une région) soit

3 heures (3 heures 8minutes 24secondes) pour les 2000 régions.

3. Implantation d'algorithmes sur CPU et GPU

3.1 Implantation sur GPU

GPU : des microprocesseurs présents sur les cartes graphiques au sein d'un ordinateur ou d'une console de jeux vidéo.



GTX280 Nvidia Geforce

❖Possède 30 multiprocesseurs (MP)

❖Chaque multiprocesseur intègre 8 processeurs (parallélisme de données dans un MP)

❖Programmation en langage C standard (CUDA)

❖Une mémoire 2D cache de texture en lecture pour chaque couple de multiprocesseurs

❖Grande bande passante mémoire

❖Calculs en virgule flottante

3. Implantation d'algorithmes sur CPU et GPU

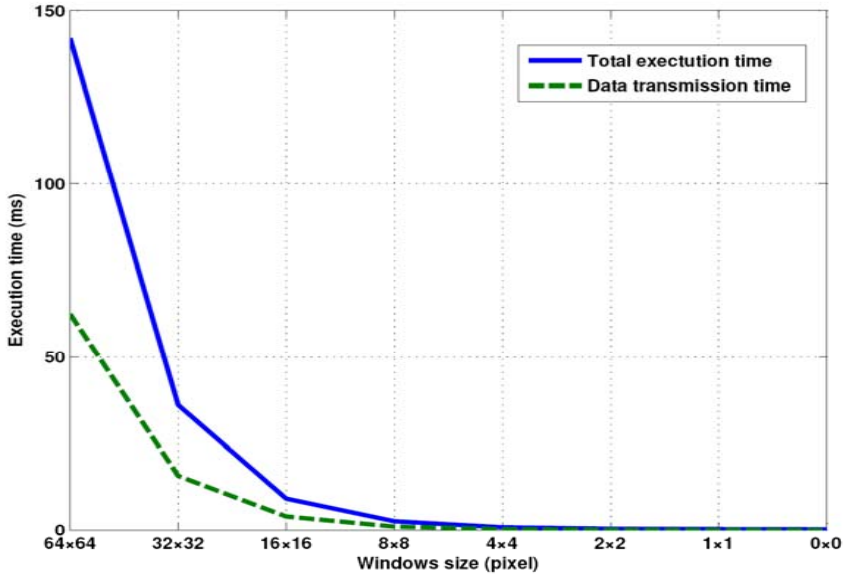
Les spécifications choisies pour notre application de reconnaissance et d'authentification d'œuvre d'art :
Nombre de régions par longueur d'onde = 2 000.
Nombre de longueurs d'onde = 992 (choisi à partir de l'architecture du GPU).
Tailles de la fenêtre (pour calculer la moyenne) = 1x1, 2x2, 4x4, 8x8, 16x16, 32x32, 64x64.
Taille de pixel = 16 bits

3.2 Implantation sur GPU

La plateforme de GPU utilisée dans notre cas est GTX280 Nvidia Geforce. Les spécifications sont les suivantes :

- 240 processeurs
- Horloge 576MHz
- 1GB DDR3 mémoire partagée

Le temps total d'exécution pour les 2000 régions et des fenêtres 64x64 est de 4 minutes 42 secondes.



Temps d'exécution sur une région

3. Implantation d'algorithmes sur CPU et GPU

3.2 Implantation sur GPU

Difficultés:

Adapter code C à CUDA

Paralléliser 992 calculs de longueurs d'onde sur 32 processeurs, chaque processeur exécutant la même tâche.

Organisation des mémoires pour stocker les données à traiter.

Code non-dynamique pour les changements de paramètres des différentes applications d'imagerie multi spectrale.

Portage du code (450 lignes) en 2 heures 30.

3. Implantation d'algorithmes sur CPU et GPU

3.3 Conclusion

Architectures CPU et GPU ne conviennent pas :

- Aux contraintes temps réel spécifiées.
- Aux caractéristiques variables des caméras multispectrales.
- Aux besoins de mémorisation des données.
- A la faible consommation.
- A la portabilité et limitation des E/S pour garantir le processus d'authentification.
- A la variabilité de l'algorithme.

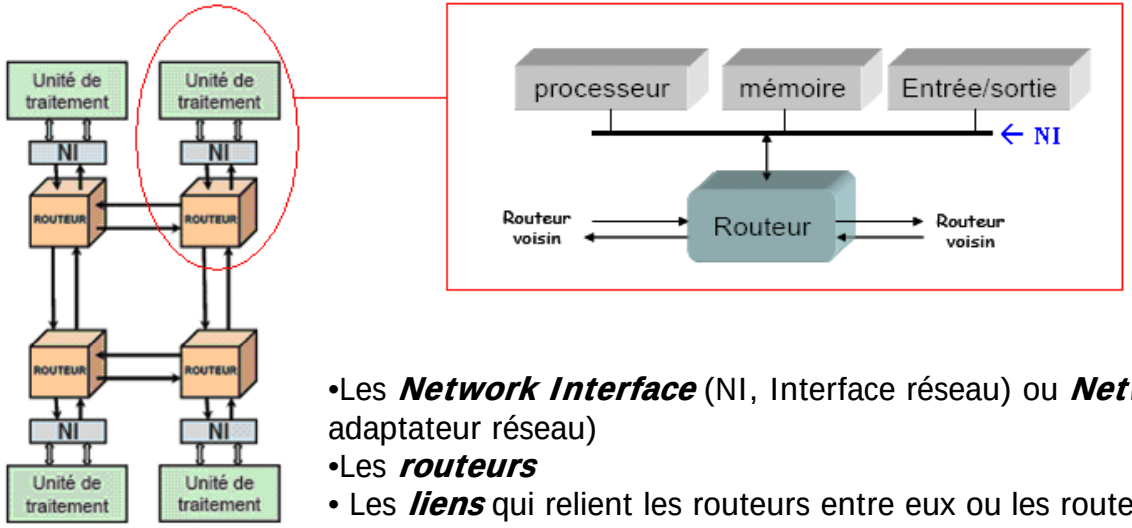
D'où la proposition d'une architecture dédiée sur FPGA pour l'implantation de l'algorithme d'imagerie multi spectrale.

4. Vers une architecture autour d'un NoC

Architecture contenant des processeurs, des blocs IP, des composants de mémorisations, des interfaces E/S.

Tous ces blocs sont connectés via une architecture de communication de type NoC.

4.1 Architecture de NoC (Network On Chip)



- Les ***Network Interface*** (NI, Interface réseau) ou ***Network Adapter*** (NA, adaptateur réseau)
- Les ***routeurs***
- Les ***liens*** qui relient les routeurs entre eux ou les routeurs aux NI
- Les ***unités de traitement*** / **Mémoire**

Les NoCs permettent une extensibilité et flexibilité de l'architecture, une variabilité des données transférées à haut débit.

4. Vers une architecture autour d'un NoC

4.2 NoCs sur FPGA actuels

NoC	Topologie	Mode de communication	Algorithme de routage
HERMES	2D maillée	Packet switching/wormhole	XY (déterministe, partiellement adaptif)
NoC de l'IMEC	2D tore	Packet switching/wormhole	XY (déterministe)
SOCIN/RASoC	2D maillée ou torus	Packet switching/wormhole	XY (déterministe)
HIBI	Bus hiérarchique	Circuit switching, Packet switching/wormhole	Algorithme de type déterministe
PNoC	"custom"	Circuit switching	Algorithme de type déterministe
RMBoC	1D, 2D maillée	Circuit switching	Algorithme de type déterministe
Extended Mesh	2D maillée "étendue"	Packet switching/wormhole	Algorithme de type déterministe
Lee H,G	"custom", point à point	Packet switching	Algorithme de type déterministe

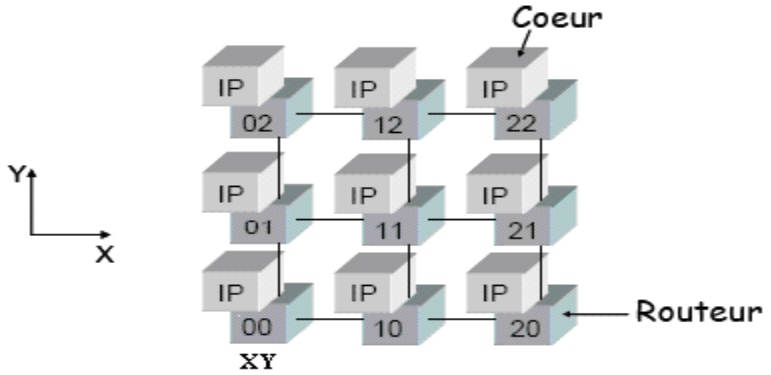
Le NoC Hermes est utilisé comme architecture de communication pour l'application.
La famille de FPGA choisie est XILINX.

4. Vers une architecture autour d'un NoC

4.3 NoC Hermes

- Nom : Hermès
- Origine : Faculté d'informatique PURCS, Porto Alegre, Brésil
- Topologie : 2D-maillée

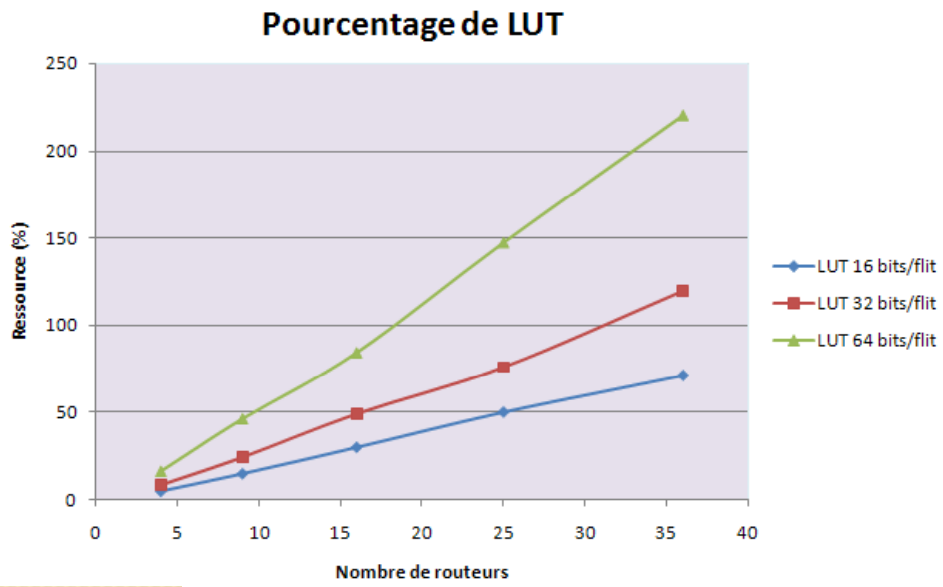
- Acheminement des données : Packet Switching / Wormhole
- Algorithme de routage : Algorithme XY

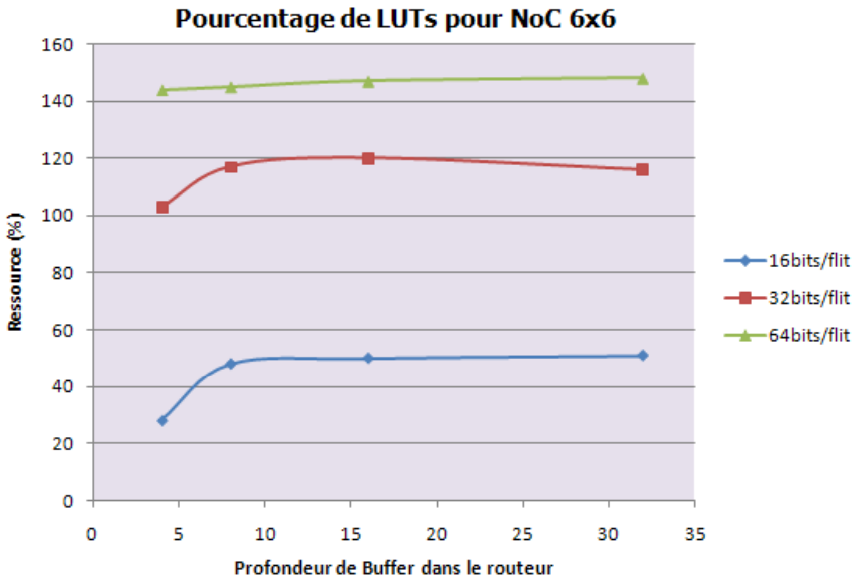


NoC hermes 3x3

4. Vers une architecture autour d'un NoC

4.3 Implantation du NoC Hermes sur FPGA

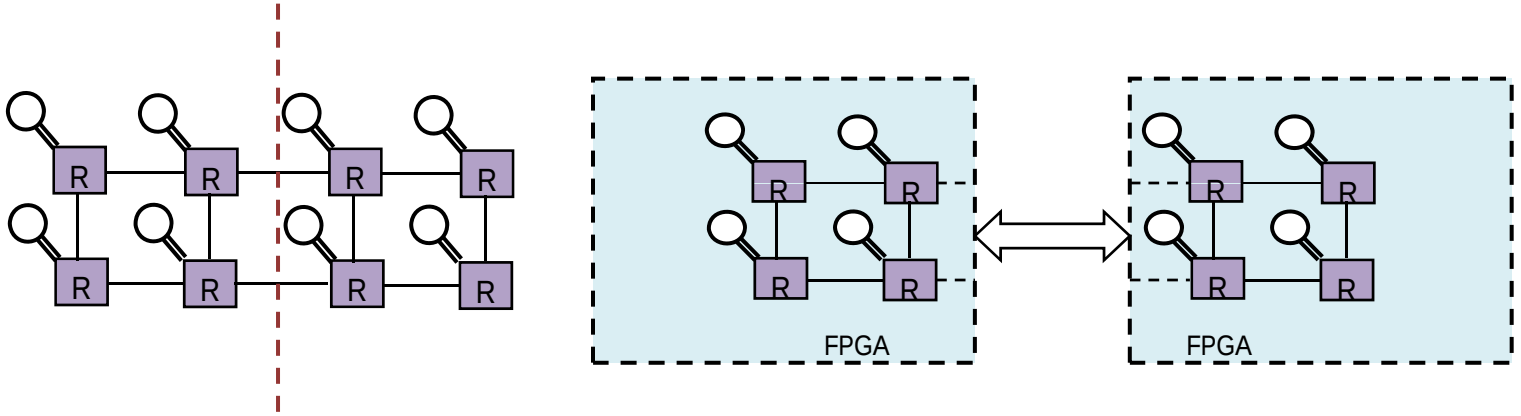




Taille de NoC hermes limitée à 6x6 sans blocs IP sur carte FPGA Xilinx Virtex-5: nécessité d'utiliser une plateforme multi FPGA pour notre application

5. Implantation de NoC sur multi FPGA

5.1 Spécifications d'implantation multi FPGA



Découpage de l'architecture et répartition sur plusieurs FPGA

Intégration de liens d'interconnexion pour la communication inter FPGA

Abdellah-Medjadji Kouadri-Mostéfaoui, Benaoumeur Senouci, Frédéric Pétrot "Scalable Multi-FPGA Platform for Networks-On-Chip Emulation" ASAP'07

5. Implantation de NoC sur multi FPGA

5.2 Méthode d'implantation

Découpage de l'architecture et répartition sur plusieurs FPGA

Plusieurs solutions de partitionnements existent.

- Séparation des unités de traitement et du réseau.
  Solution inadaptée (NoC 6x6 sur Virtex 5: 2450 IOBs)
- Découpage du réseau sur multi FPGA. → Solution choisie

•...

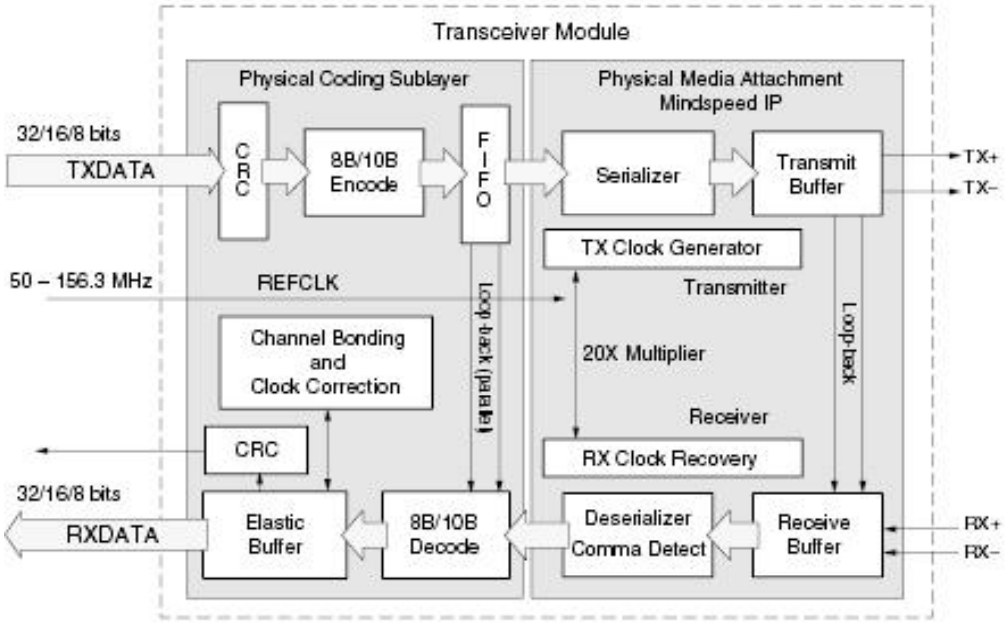
Intégration de liens d'interconnexion pour la communication inter FPGA

Plusieurs types d'interconnexion se présentent : série, parallèle,
La solution choisie => liaison série très haut débit (RocketIO)

5. Implantation de NoC sur multi FPGA

5.2 Méthode d'implantation

Interface RocketIO



RocketIO transceivers : une interface de communication série présentée par la famille de FPGA Xilinx.

Deux sous-réseaux :
PMA (Physical Media Attachment)
PCA (Physical Coding Sub Layer)

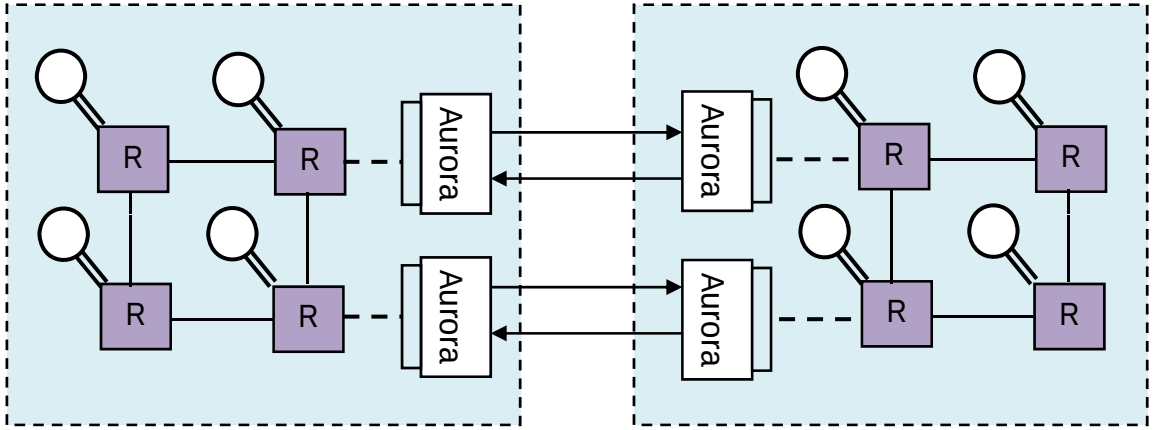
5. Implantation de NoC sur multi FPGA

5.3 Implantation NoC Hermes sur multi FPGA

FPGA Xilinx Virtex-5 platform ML506 possède deux ports RocketIO (Aurora)

Cas 1:

- Nombre de liens entre routeurs coupé <= Nombre de Aurora
  1 lien = 1 Rocket IO



La génération automatique de l'architecture consiste à remplacer le lien entre les deux routeurs par le bloc IP d'aurora + adaptateur1.

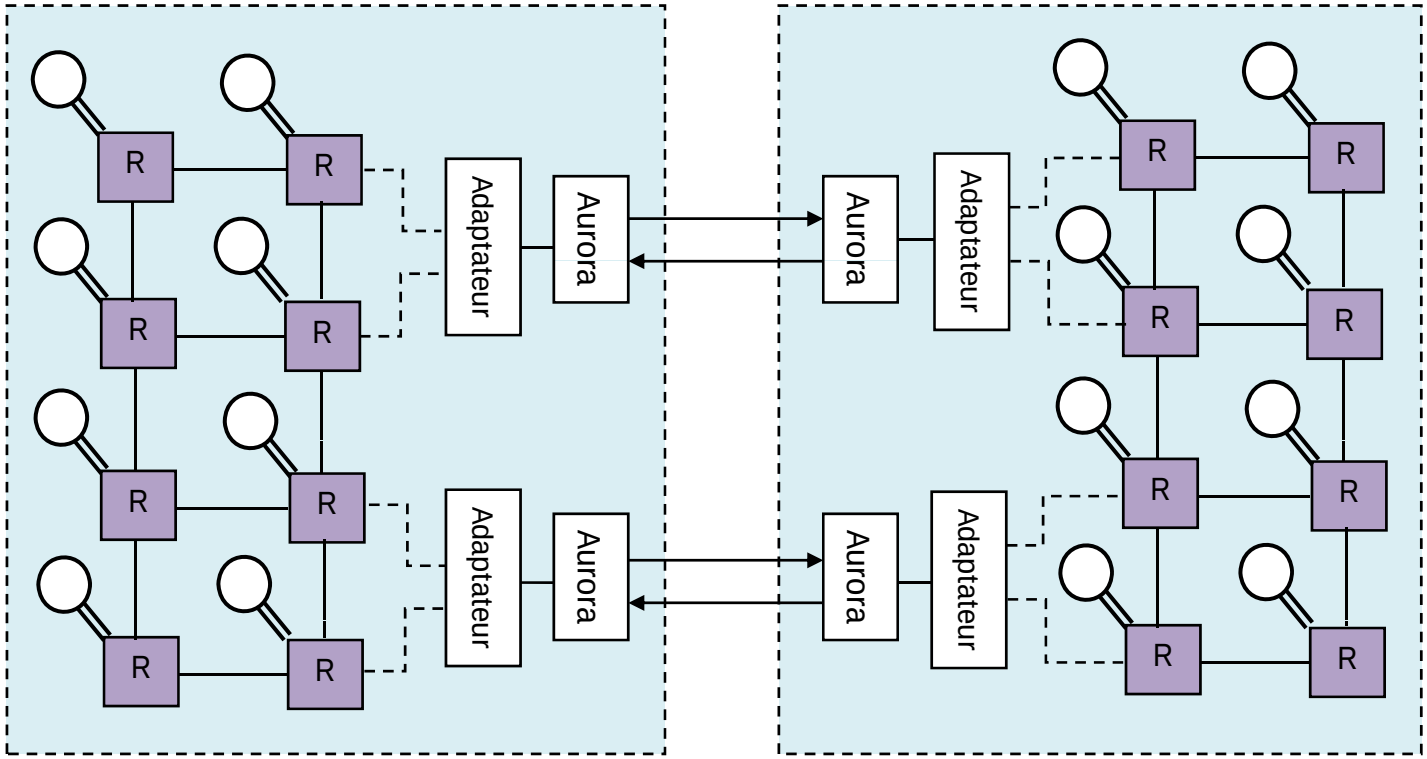
5. Implantation de NoC sur multi FPGA

5.3 Implantation NoC Hermes sur multi FPGA

Cas 2:

- Nombre de liens entre routeurs coupé > Nombre de Aurora

Multiplexage des routeurs vers un Rocket IO.



Génération automatique de l'architecture consiste à remplacer le lien entre les deux routeurs par le bloc IP d'aurora + adaptateur2 (intégrant multiplexeur dédié, FIFOs, démultiplexeur...).

6. Conclusion et perspectives

Les applications d'imagerie multi spectrales sont des applications dynamiques traitant une quantité importante de données qu'il est nécessaire d'organiser pour répondre à des contraintes temps réel.

Les plateformes GPU et CPU ne correspondent pas à nos besoins, d'où la nécessité de proposer des plateformes de prototypage multi-FPGA.

Ces plateformes sont basées sur des architectures NoC pour la communication des données intra FPGA et des RocketIO pour la communication inter-FPGA.

Les NoCs actuels implantés sur FPGA ne satisfont pas à nos besoins, la génération automatique du NoC nécessitera des adaptations (ID sources...)